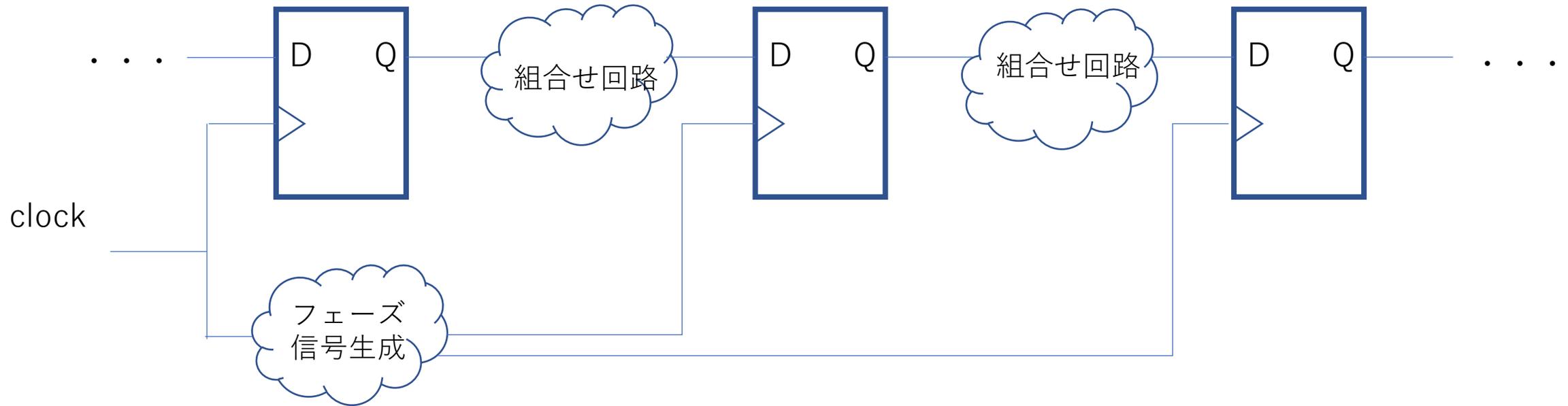


# よく見られた問題点

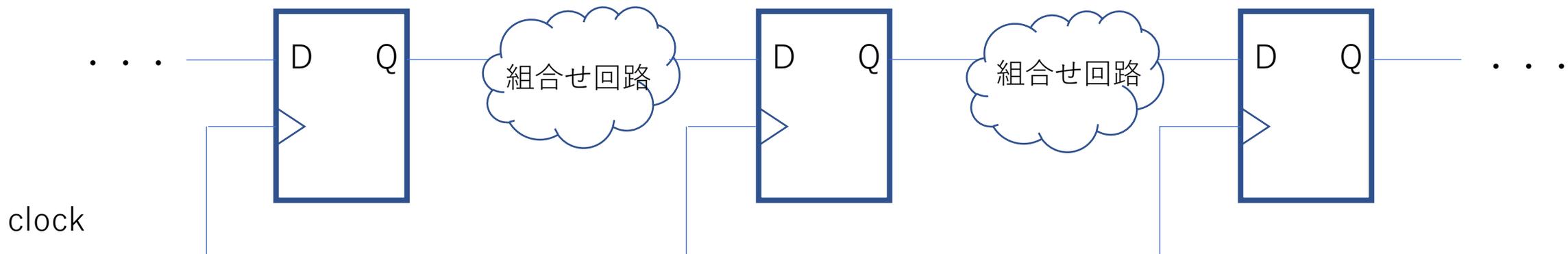
- フェーズ信号をクロックとして使っている。
- その他、組合せ回路の出力をクロックとして使っている。

# 例



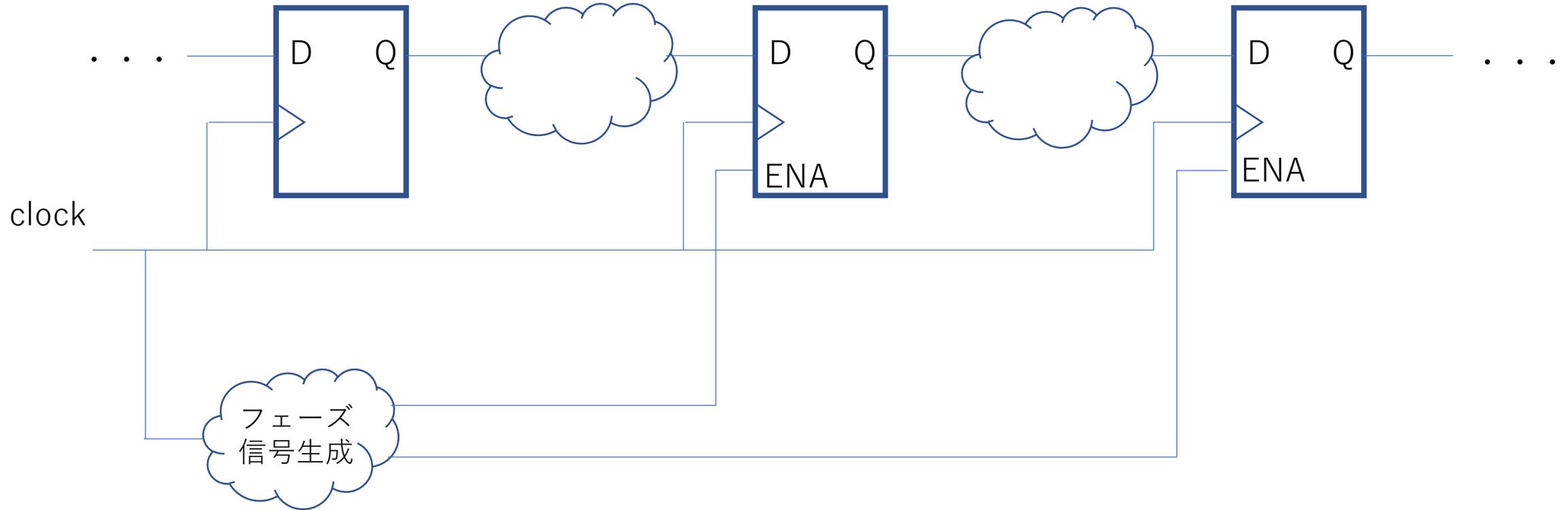
- データ信号とクロック信号のタイミングが保証されない。
- 性能の評価が困難
- 動作可能な周波数が低い

# 同期回路



- データ信号とクロック信号のタイミングはQuartusが保証してくれる（タイミング制約）。
- TimeQuestTimingAnalyzerによって性能が評価できる。
- 動作周波数が高い。

# フェーズ信号の使い方



- ENABLE信号が1のときにクロックが入力されるとデータを更新。
- ENABLEが0のときはクロックが入ってもデータを保持。

# その他、注意する点

- bit幅があっていない接続がある。
- if文、case文で網羅されていない場合がある（latchが生成されている可能性あり）。
- 配線を未宣言で使用している。
- 警告は早めに消しておきましょう。